

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

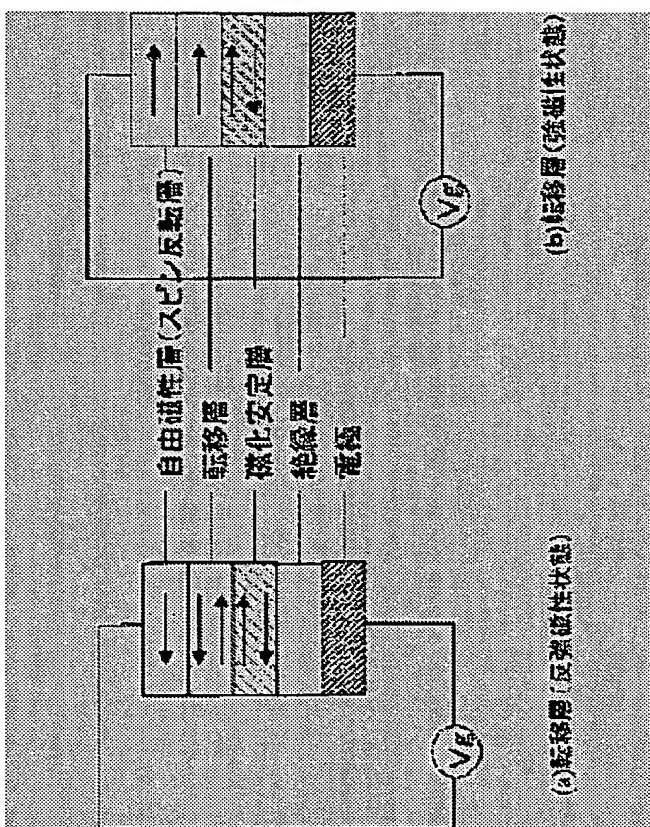
MAGNETIZING SWITCH ELEMENT

Patent number: JP2003092440
Publication date: 2003-03-28
Inventor: HIRAMOTO MASAYOSHI; MATSUKAWA NOZOMI; SUGITA YASUNARI; KAWASHIMA YOSHIO; ODAKAWA AKIHIRO; SATOMI MITSUO
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- **International:** H01L43/08; G11B5/39; G11C11/14; H01F1/40; H01F10/08; H01L27/105
- **European:**
Application number: JP20010283276 20010918
Priority number(s):

Abstract of JP2003092440

PROBLEM TO BE SOLVED: To provide a magnetizing switch for changing a magnetizing state by applying a voltage and to provide its preferred device constitution example.

SOLUTION: A magnetizing switch element comprises a free magnetic element, a transfer element magnetically coupled to the magnetic element in such a manner that the transfer element is transferred to a ferromagnetic, paramagnetic or antiferromagnetic magnetizing state by injecting or inducing electrons or holes or further assisting its external magnetic field, thereby changing the magnetizing direction of the free magnetic element.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-92440
(P2003-92440A)

(43) 公開日 平成15年3月28日 (2003.3.28)

(51) Int.Cl. ⁷	識別記号	F I	ページ数 (参考)
H 0 1 L 43/08		H 0 1 L 43/08	Z 5 D 0 3 4
G 1 1 B 5/39		G 1 1 B 5/39	5 E 0 4 0
G 1 1 C 11/14		G 1 1 C 11/14	A 5 E 0 4 9
H 0 1 F 1/40		H 0 1 F 10/08	5 F 0 8 3
10/08		H 0 1 L 27/10	4 4 7
審査請求 未請求 請求項の数 11 O L (全 16 頁) 最終頁に続く			

(21) 出願番号 特願2001-283276(P2001-283276)

(22) 出願日 平成13年9月18日 (2001.9.18)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 平本 雅祥

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 松川 望

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

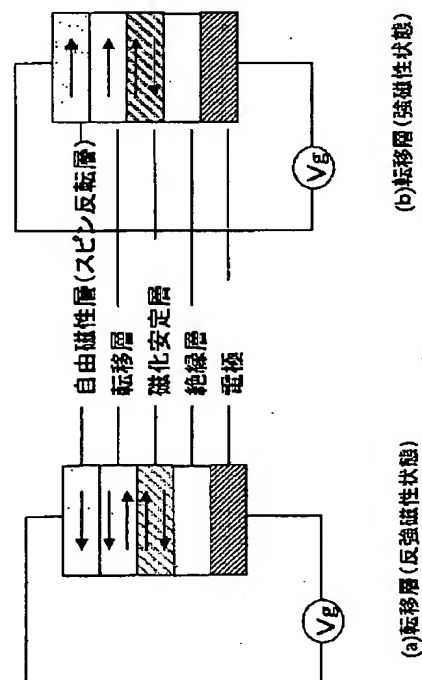
最終頁に続く

(54) 【発明の名称】 磁化スイッチ素子

(57) 【要約】

【課題】 電圧印可によって磁化状態と変化させる磁化スイッチとその好ましいデバイス構成例を提供する。

【解決手段】 自由磁性体と転移体が磁氣的に結合され、転移体が、電子またはホール注入あるいは誘起により、あるいは更に外部磁場をアシストすることにより、強磁性-常磁性-反強磁性の磁化状態転移を行うことで、自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子である。



【特許請求の範囲】

【請求項1】 少なくとも1つの自由磁性体と、少なくとも1つの転移体があり、前記自由磁性体と前記転移体が磁氣的に結合され、前記転移体が、電子またはホール注入あるいは誘起により少なくとも強磁性一反強磁性転移を行うことで、前記自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子。

【請求項2】 少なくとも1つの自由磁性体と、少なくとも1つの転移体と、少なくとも1つの磁化安定体があり、前記自由磁性体と前記転移体が磁氣的に結合され、且つ前記転移体が、前記磁化安定体と磁氣的に結合され、前記磁化安定体が、反強磁性体または積層フェリ磁性体または高保持力磁性体から選ばれた少なくとも1つからなることを特徴とする請求項1記載の磁化スイッチ素子。

【請求項3】 少なくとも1つの自由磁性体と、少なくとも1つの転移体と、少なくとも1つの強磁性体と、少なくとも1つの磁化安定体があり、前記自由磁性体と前記転移体が磁氣的に結合され、且つ前記転移体が、前記強磁性体と磁氣的に結合され、前記強磁性体が前記磁化安定体と磁氣的に結合され、前記磁化安定体が、反強磁性体または積層フェリ磁性体または高保持力磁性体から選ばれた少なくとも1つからなることを特徴とする請求項1または2記載の磁化スイッチ素子。

【請求項4】 転移体が、電子またはホール注入あるいは誘起がない状態で、常磁性または非磁性であることを特徴とする請求項1～3のいずれかに記載の磁化スイッチ。

【請求項5】 少なくとも1つの転移体があり、前記転移体が、電子またはホール注入あるいは誘起により少なくとも常磁性一強磁性転移を行い、且つ前記常磁性一強磁性転移時に、外部磁場をアシストすることで、前記転移体の強磁性状態での磁化方向を変化させることを特徴とする磁化スイッチ素子。

【請求項6】 少なくとも絶縁体を介して対向する転移体と電極があり、少なくとも前記転移体と電極間に電圧を印可することにより、前記転移体が磁氣的転移を起す請求項1～5のいずれかに記載の磁化スイッチ素子。

【請求項7】 少なくとも転移体、磁性体、伝導体の何れかが、磁性半導体であることを特徴とする請求項1～6のいずれかに記載の磁化スイッチ素子。

【請求項8】 少なくとも2元からなる化合物半導体中に、IVa～VIII、Ibから選ばれた少なくとも1種の元素が含まれたことを特徴とする請求項7記載の磁化スイッチ素子。

【請求項9】 MAX (Mは、B、Al、Ga、Inから選ばれた少なくとも1種、AはNまたはPから選ばれた少なくとも1種、XはIVa～VIII、Ibから選ばれた少なくとも1種)であることを特徴とする請求項7記載の磁化スイッチ素子。

【請求項10】 ZnOX (XはIVa～VIII、Ibから選ばれた少なくとも1種)で表されることを特徴とする請求項7記載の磁化スイッチ素子。

【請求項11】 D0Z (DはTi、Zr、V、Nb、Fe、Ni、Al、In、Sn、から選ばれた少なくとも1種)、Zは前記D元素を除くIVa～VIII、Ibから選ばれた少なくとも1種)で表されることを特徴とする請求項7記載の磁化スイッチ素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報通信端末などに使用される光磁気ディスク、ハードディスク、デジタルデータストリーマ(DDS)、デジタルVTR等の磁気記録装置の再生ヘッド、回転速度検出用の角速度磁気センサー、応力変化、加速度変化などを検知する応力または加速度センサーあるいは熱や化学反応による磁気抵抗効果の変化を利用した熱センサーや化学反応センサーに代表される磁気抵抗センサーや、磁気ランダム・アクセス・メモリ、リコンフィギュラブルメモリなどに代表する磁気固体メモリ、あるいは磁気による電流スイッチ(磁気スイッチ)素子、さらには電圧による磁化反転を行う電圧磁化スイッチ素子等に関するものである。

【0002】

【従来の技術】磁性体内の磁化状態は、交換エネルギー、結晶磁気異方性エネルギー、静磁エネルギー、外部磁場によるゼーマンエネルギーの和によって決定されることが知られている。このうち、磁化反転を誘起するために制御可能な物理量は、静磁エネルギーとゼーマンエネルギーであり、磁気デバイスの磁化状態を電氣的エネルギーにより制御する場合、従来、電流が流れる際に発生する磁界を利用することで行われてきた。

【0003】

【発明が解決しようとする課題】しかしながら、例えば、線電流による磁場発生エネルギー変換効率は、1%程度しかない。さらに、線電流の場合、磁界強度は距離に反比例する関係にある。多くの場合、線電流を流す導線と、ここから発生する磁場を利用する磁気でバイアス間には、絶縁体をもうける必要があるために、この変換効率は1%よりさらに低下する。これらのことが、電氣的エネルギーによる磁化状態の制御を行う必要がある磁気デバイスの工業的普及を妨げてきた。

【0004】本発明は、かかる従来の課題に対して、磁性体内の磁化状態を高いエネルギー変換効率で反転する方法と、その好ましいデバイス構成例を提供することで、外部磁場による磁化状態を変化させる磁気デバイス全般のエネルギー消費量を大幅に削減することを目的とする。

【0005】

【課題を解決するための手段】前記課題を解決するために、本発明は、少なくとも1つの自由磁性体と、少なく

とも1つの転移体があり、自由磁性体と転移体が磁氣的に結合され、転移体が、電子またはホール注入あるいは誘起により少なくとも強磁性-反強磁性転移を行うことで、自由磁性体の磁化方向を変化させることを特徴とする磁化スイッチ素子である。本発明のように、転移体への電子、またはホール注入、あるいは誘起を用いることで、磁化状態を変化させるのに要する電氣的エネルギーの変換効率が大幅に向上する。

【0006】また本発明は、前記発明において、少なくとも1つの自由磁性体と、少なくとも1つの転移体と、少なくとも1つの磁化安定体があり、自由磁性体と転移体が磁氣的に結合され、且つ前記転移体が、前記磁化安定体と磁氣的に結合され、前記磁化安定体が、反強磁性体または積層フェリ磁性体または高保持力磁性体から選ばれた少なくとも1つからなることを特徴とする磁化スイッチ素子である。磁化安定体と転移体が結合することで、転移体と磁氣的に結合される自由磁性体の磁化方向を制御することが可能となる。

【0007】また本発明は、前記発明において、少なくとも1つの自由磁性体と、少なくとも1つの転移体と、少なくとも1つの強磁性体と、少なくとも1つの磁化安定体があり、自由磁性体と転移体が磁氣的に結合され、且つ転移体が、強磁性体と磁氣的に結合され、強磁性体が磁化安定体と磁氣的に結合され、磁化安定体が、反強磁性体または積層フェリ磁性体または高保持力磁性体から選ばれた少なくとも1つからなることを特徴とする磁化スイッチ素子である。転移体と磁化安定体の間に、少なくとも1つの強磁性体を介在させることで、磁化安定体と自由磁性体間の磁氣結合を安定させることができる。

【0008】また本発明は、転移体が、電子またはホール注入あるいは誘起がない状態で、常磁性または非磁性であることを特徴とする磁化スイッチである。電子またはホール注入あるいは誘起が無い状態で、常磁性あるいは非磁性状態であることで、磁化変化を行うのに必要なエネルギーがさらに減少できる。

【0009】また本発明は、少なくとも1つの転移体があり、転移体が、電子またはホール注入あるいは誘起により少なくとも常磁性-強磁性転移を行い、且つ常磁性-強磁性転移時に、外部磁場をアシストすることで、転移体の強磁性状態での磁化方向を変化させることを特徴とする磁化スイッチ素子である。強磁性への転移過程の弱い飽和磁化を持つ強磁性状態での磁化状態を変化させることで、外部磁場の省エネルギー化が行える。

【0010】また本発明は、少なくとも絶縁体を介して対向する転移体と電極があり、少なくとも転移体と電極間に電圧を印可することにより、転移体が磁氣的転移を起す磁化スイッチである。転移体と電極の間に、少なくとも絶縁体をもうけることで、転移体への電子またはホールの注入あるいは誘起を低消費電力で行うことができ

る。

【0011】ここで、本発明の磁化スイッチ素子を構成する、転移体、磁性体、伝導体の少なくとも何れかは、少なくとも2元からなる化合物半導体中に、IVa~VII I、I bから選ばれた少なくとも1種の元素が含まれる磁性半導体であるのが好ましい。この際、化合物半導体が少なくとも1.2eV以上のバンドギャップを有する、いわゆるワイドギャップ半導体を用いるのが好ましい。

【0012】あるいは、MAX (Mは、B、Al、Ga、Inから選ばれた少なくとも1種、AはNまたはPから選ばれた少なくとも1種、XはIVa~VIII、I bから選ばれた少なくとも1種)である磁性半導体であることが好ましい。

【0013】あるいは、ZnOX (XはIVa~VIII、I bから選ばれた少なくとも1種)である磁性半導体であることが好ましい。

【0014】あるいは、DOZ (DはTi、Zr、V、Nb、F e、Ni、Al、In、Sn、から選ばれた少なくとも1種)、ZはD元素を除くIVa~VIII、I bから選ばれた少なくとも1種)である磁性半導体であることが好ましい。

【0015】また本発明の磁化スイッチ素子を構成する転移体は、外部電界により少なくともメタ磁性的転移をする材料であるのも好ましい。

【0016】また本発明は、電圧スイッチと、電圧スイッチにより印可される電圧により磁氣転移する転移体と、転移体との磁氣結合により磁化方向を変化させる自由磁性体と、自由磁性体の磁化方向を読みとることのできる磁氣抵抗効果部を有し、これらを、複数個備えて構成される磁氣メモリである。この際、電圧スイッチは、半導体基板上に集積されたスイッチ素子であり、任意の位置のスイッチング動作により、自由磁性体に蓄えられたメモリの読み出し・書き込みをランダムに行うことのできるランダムアクセスメモリを実現できる。

【0017】

【発明の実施の形態】本発明の磁氣デバイスについて図を用いて説明を行う。まず、図1は、電極、絶縁層、磁化安定層、転移層、自由磁性層の順に積層体として構成されている。図1(a)によれば、自由磁性層と反強磁性を示す転移体とが磁氣的に結合され、且つ反強磁性を示す磁化安定体とも磁氣的に結合されている様子を示している。本構成においては、絶縁層を介して電極からキャリアが注入される。転移層へのキャリア注入によって、転移層は図1(a)の反強磁性から図1(b)の強磁性へと転移し、磁氣的に結合している自由磁性層が強磁性を示す転移層の磁化方向に磁化をそろえることになる。

【0018】図2には、電圧印可に伴った転移層の磁化状態変化の様子を示している。電極からの電圧印可によって生じるキャリア注入に伴い、転移層は、反強磁性から常磁性、強磁性とその状態を変化させ、図1に示した素子動作を実現する。

【0019】図3は、図1における、自由磁性層が、自由磁性層1、非磁性層、自由磁性層2の積層体として構成されている様子を示している。自由磁性層1と自由磁性層2は非磁性層を介して反強磁性的な磁気結合をしている。図3(a)によれば、自由磁性層1と反強磁性を示す転移体とが磁氣的に結合され、且つ反強磁性を示す磁化安定体とも磁氣的に結合されている様子を示している。本構成においては、絶縁層を介して電極から転移層へのキャリア注入を行うことによって、転移層は図3

(a)の反強磁性から図3(b)の強磁性へと転移し、磁氣的に結合している自由磁性層1が強磁性を示す転移層の磁化方向に磁化をそろえることになる。それに伴い、反強磁性に結合している自由磁性層2も180度反対の方向へ磁化をそろえるようになる。

【0020】次に、図4(a)のように、素子を電極、絶縁層、磁化安定層、強磁性層、転移層、自由磁性層の順に積層体として構成し、反強磁性を示す磁化安定体と強磁性層が磁氣的に結合され、且つ強磁性層と反強磁性を示す転移体とが磁氣的に結合され、且つ自由磁性層が反強磁性を示す転移体とが磁氣的に結合されている場合にも、絶縁層を介して電極から転移層へのキャリア注入を行うことによって、転移層は図4(a)の反強磁性から図4(b)の強磁性へと転移し、磁氣的に結合している自由磁性層が強磁性を示す転移層の磁化方向に磁化をそろえることになる。本構成にすることによって、強磁性層と自由磁性層との磁化方向を反平行的、平行的と、転移層の磁化状態によって制御することができる。

【0021】図7は、転移体が電子またはホール注入あるいは誘起が無い状態で、常磁性あるいは非磁性状態であり、電子またはホール注入あるいは誘起により少なくとも常磁性-強磁性転移を行う様子を示している。さらに、図8のように、常磁性-強磁性転移時(図8

(b)参照)に、外部磁場をアシストすることで、転移体の強磁性状態での磁化方向を変化させる磁化スイッチ素子も構成できる。転移体の強磁性への転移過程の弱い飽和磁化を持つ強磁性状態で、磁化状態を変化させることで、外部磁場の省エネルギー化が行えるうえでメリットがある。

【0022】従来の外部磁界印可による磁化方向制御ではなく、磁化スイッチによる磁化方向制御を用いれば、本発明の磁化スイッチと磁気抵抗素子部を組み合わせることにより、図5のような電圧制御の磁気メモリを構成することができる。この際、メモリは磁気抵抗素子を非磁性層を介した2つの強磁性層の磁化方向の平行・反平行を実現することによって行うものとする。

【0023】ここで、転移体として用いる材料として、磁性半導体を主成分とするのが好ましく、母材となる半導体は化合物半導体が磁性を誘起する上で好ましく、GaAs、GaSe、AlAs、InAs、AlP、AlSb、GaP、GaSb、InP、InSb、In₂Te₃、ZnO、ZnS、ZnSe、ZnTe、CdSe、CdTe、CdS

b、HgS、HgSe、HgTe、SiC、GeSe、PbS、Bi₂Te₃、Sb₂Se₃、Mg₂Si、Mg₂Sn、Mg₃Sb₂、TiO₂、CuInSe₂、CuHgIn₄、ZnIn₂Se₄、CdSnAs₂、AgInTe₂、AgSbSe₂、GaN、AlN、GaAlN、BN、AlBN、GaInNAsなど、I-V族、I-VI族、II-IV族、II-V族、II-VI族、III-V族、III-VI族、IV-IV族、I-III-VI族、I-V-VI族、II-III-VI族、II-IV-V族などから選ばれ、IVa~VIII、Ibから選ばれた少なくとも1種の元素を化合物半導体中に含んで誘起される磁性半導体であるのが好ましい。

【0024】あるいは、QDA(QはSc、Y、ランタノイド、Ti、Zr、Hf、V、Nb、Ta、Cr、Ni、Znから選ばれた少なくとも1種、AlはC、N、O、F、Sから選ばれた少なくとも1種、DはV、Cr、Mn、Fe、Co、Niから選ばれた少なくとも1種)である磁性半導体であるのが好ましい。

【0025】また特に、MAX(MはB、Al、Ga、Inから選ばれた少なくとも1種、AはNまたはPから選ばれた少なくとも1種、XはIVa~VIII、Ibから選ばれた少なくとも1種)である磁性半導体、あるいは、ZnOX(XはI Va~VIII、Ibから選ばれた少なくとも1種)である磁性半導体、あるいは、D0Z(DはTi、Zr、V、Nb、Fe、Ni、Al、In、Sn、から選ばれた少なくとも1種)、ZはD元素を除くIVa~VIII、Ibから選ばれた少なくとも1種)である磁性半導体であることが好ましい。

【0026】またこの際、化合物半導体は、少なくとも1.2eV以上のバンドギャップを有するのが好ましい。

【0027】さらに、転移体が、外部電界により磁性-強磁性転移をする材料であるのも磁化スイッチを実現できる上で好ましい。

【0028】また絶縁層に用いられる材料としては、絶縁体あるいは半導体であれば何れでも良いが、特にMg、Ti、Zr、Hf、V、Nb、Ta、Crを含むIIa~VIa、La、Ceを含むランタノイド、Zn、B、Al、Ga、Siを含むIIb~IVbから選ばれた元素と、F、O、C、N、Bから選ばれた少なくとも元素との化合物であることが好ましい。

【0029】また、電極体の好ましい材料としては、Cu、Al、Ag、Au、Pt、TiNを初め、抵抗率が100μΩcm以下の材料であれば何れでも良い。

【0030】また磁化安定層としては、高保持力磁性体、積層フェリ磁性体、反強磁性体あるいは積層フェリ磁性体と反強磁性体の多層膜であるのが好ましく、高保持力磁性体としては、CoPt、FePt、CoCrPt、CoTaPt、FeTaPt、FeCrPtなどの保持力が1000e以上である材料が好ましく、また反強磁性体としては、PtMn、PtPdMn、FeMn、IrMn、NiMn等が好ましく、また積層フェリ磁性体としては、磁性体と非磁性体の多層構造を持ち、ここで用いられる磁性体として、CoまたはCoを含んだFeCo、CoFeNi、CoNi、CoZrTa、CoZrB、CoZrNb合金等を用い、またこの際、非磁性体としては、Cu、Ag、Au、Ru、Rh、Ir、Re、Osあるいはこれらの金属の合金、酸化物を用いて構

成することが好ましい。

【0031】また、自由磁性層を構成する磁性体としては、Fe、Co、Ni、FeCo合金、NiFe合金、CoNi合金、NiFeCo合金、あるいは、FeN、FeTiN、FeAlN、FeSiN、FeTa₂N、FeCoN、FeCoTiN、FeCo(Al, Si)N、FeCoTa₂N等の窒化物、酸化物、炭化物、硼化物、フッ化物磁性体に代表されるTMA (Tは、Fe、Co、Niから選ばれた少なくとも1種、Mは、Mg、Ca、Ti、Zr、Hf、V、Nb、Ta、Cr、Al、Si、Mg、Ge、Gaから選ばれた少なくとも1種、またAは、N、B、O、F、Cから選ばれた少なくとも1種)、あるいは(Co, Fe)M (MはTi、Zr、Hf、V、Nb、Ta、Cu、Bから選ばれた少なくとも1種)、あるいはFeCr、FeSiAl、FeSi、FeAl、FeCoSi、FeCoAl、FeCoSiAl、FeCoTi、Fe(Ni)(Co)Pt、Fe(Ni)(Co)Pd、Fe(Ni)(Co)Rh、Fe(Ni)(Co)Ir、Fe(Ni)(Co)Ru、FePt等に代表されるTL (TはFe、Co、Niから選ばれた少なくとも1種、LはCu、Ag、Au、Pd、Pt、Rh、Ir、Ru、Os、Ru、Si、Ge、Al、Ga、Cr、Mo、W、V、Nb、Ta、Ti、Zr、Hf、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luから選ばれた少なくとも1種)等の強磁性体、またあるいは、Fe₃O₄あるいはX₂MnSb (Xは、Ni、Cu、Ptから選ばれた少なくとも一つ)、LaSrMnO₃、LaCaSrMnO₃、CrO₂に代表されるハーフメタル材料、あるいは、QDA (QはSc、Y、ランタノイド、Ti、Zr、Hf、Nb、Ta、Znから選ばれた少なくとも1種、AはC、N、O、F、Sから選ばれた少なくとも1種、Dは、V、Cr、Mn、Fe、Co、Niから選ばれた少なくとも1種)、あるいはGaMnN、AlMnN、GaAlMnN、AlBMnN等のRDA (Rは、B、Al、Ga、Inから選ばれた1種、Dは、V、Cr、Mn、Fe、Co、Niから選ばれた1種、AはAs、C、N、O、P、Sから選ばれた1種)等に代表される磁性半導体、あるいは、ペロブスカイト型酸化物、フェライト等のスピネル型酸化物、ガーネット型酸化物が好ましい。

【0032】またさらに、図3において示したように自由磁性層に対して自由磁性層1、非磁性層、自由磁性層2で構成された積層フェリ磁性体に構成しても、先に示したようにもちろん好ましい。

【0033】(実施例1) GaAs (001) 基板上にMBE (分子線エピタキシー) 法を用いて以下のサンプルを作成した。

【0034】サンプル1

AlSb(100)/AlGaSb(400)/InAs(10)/InMnAs(5)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

サンプル2

AlSb(100)/AlGaSb(400)/InAs(10)/InMnAs-A(4)/InMnAs-B(6)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

サンプル3

AlSb(100)/AlGaSb(400)/InAs(10)/InMnAs(5)/CoFe(5)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

サンプル4

AlSb(100)/AlGaSb(100)/MnAs(10)/InMnAs(8)/CoFe(5)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

tMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

サンプル5

InGaAs(500)/AlGaAs(50)/GaMnAs(30)/CoFe(5)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

(カッコ内の単位はnm)

ここで、GaAs基板上のAlSb/AlGaSb層あるいはInGaAs層はバッファ層として約500-600度の基板温度にて作成され、InAs層は約450度の基板温度にて作成され、その上の転移層のための成長性御層として働いている。その上に堆積したIn_{1-x}Mn_xAs層やサンプル5のAl_{0.3}Ga_{0.7}As/Ga_{1-x}Mn_xAs層は約250度の基板温度にて作成されている。AlGaSb層はAl_{0.6}Ga_{0.4}Sbにて作成した。またサンプル1、サンプル3のInMnAs層ではx~0.03、サンプル2のInMnAs-A層はx~0.02、InMnAs-B層はx~0.03にて作成した。

【0035】なお、本実施例におけるサンプル1からサンプル4において、InMnAs層のMn量は0.001から0.1が最も再現性良く磁性体として作成でき、且つ(半)導体としても適していることを確認した。また、本実施例におけるサンプル5において、GaMnAs層のMn量は0.025から0.095が最も再現性良く磁性体として作成でき、且つ(半)導体としても適していることを確認した。

【0036】その上にCoFe、PtMn、Alを堆積した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。ここでは、dの値を0.3から500nmの範囲で変化させて作成を行った。なお、100nm以上の厚みの場合には、Al₂O₃をスパッタにより堆積する方法を採った。また、500nm以上については、主として、ポリイミドのような有機膜などの他の絶縁体を用いて素子を作成した。さらにその上にTa(3)/Cu(50)/Ta(25)を形成後、フォトリソグラフィック的な手法により、微細加工し、280℃、5K0e磁場中で熱処理し、PtMnに一方向異方性を付与した。

【0037】ここで加工したサンプルのうち、電圧印可部のサイズはおおよそ1.5μm×3μmの領域である。

【0038】なお、用いた異種成膜装置間の切り替えは、可能な限り、真空中搬送路を経由しており、できるだけ、大気暴露を避けて行った。

【0039】磁性体のホール抵抗Rhを測定することにより、通常のホール抵抗と共に、磁性体の局在した磁気能率の存在により生ずる磁化によるローレンツ力からの異常ホール抵抗が検出される。そのため、転移層が強磁性を発現した際には、Rhに磁化の磁場応答と同じく明瞭なヒステリシスが表れる。サンプル1において測定温度範囲が4Kから370KにてRhの測定を行った結果、ヒステリシスの表れる温度は、およそ22K以下であった。そこで素子の温度を23Kに保ち、その電荷注入効果について調べた。電界印可がゼロの状態では常磁性を表す磁場特性を示している。正の電圧印可(0~2

00V) によっては常磁性を示唆する特性しか示さないが、負の電圧印可 (0〜200V) によって強磁性特性を有する特性を示した。このことは、転移層にホールキャリアを注入することにより強磁性誘起されたことと考えられる。サンプル1では強磁性誘起は約-10Vで発現し、約-120Vにて最大のホール抵抗変化を示し、飽和の傾向を示した。またその際の磁化方向については、一方向性を付与したPtMnの方向と一致している。このことにより、磁化安定体であるPtMnを強磁性誘起した転移体を接し、両層間の磁氣的結合を利用する事により、転移層の磁化方向を制御できた。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0040】次にサンプル2において、測定温度範囲が4Kから370KにてRhの測定を行った結果、ヒステリシスの表れる温度は、およそ22K以下であった。ただし、ホール抵抗の温度依存性からInMnAs-A層に対しては強磁性出現温度は約16K程度と考えられるので、ここでは素子の温度を18Kに保ち、その電荷注入効果について調べた。この温度下ではInMnAs-B層は強磁性を発現し、PtMn層の付与による磁氣的結合により、InMnAs-B層の磁化方向は一方向性を付与したPtMnの方向と一致しているのが確認された。さらに、InMnAs-A層の強磁性誘起はホールキャリア注入で引き起こされるのがサンプル1の結果から予想され、負の電圧印可 (0〜200V) によって強磁性特性を有する特性を示した。さらに誘起された強磁性InMnAs-A層の磁化方向はInMnAs-B層の磁化方向と平行で、互いに磁氣的結合していることを示している。この意味で、磁化安定層と転移層との間に強磁性層を設けることにより、転移層の磁化方向を制御できることが示された。

【0041】続いて、サンプル3において、測定温度範囲が4Kから370KにてRhの測定を行った結果、ヒステリシスの表れる温度は、およそ22K以下であった。ここで、素子の温度を23Kに保ち、その電荷注入効果について調べた。CoFe層はPtMn層の付与による磁氣的結合により、その磁化方向は一方向性を付与したPtMnの方向と一致しているのが確認された。さらに、ホールキャリア注入で引き起こされるInMnAs層の強磁性誘起にともない、その磁化方向はCoFe層の磁化方向と平行で、

互いに磁氣的結合していることを示している。この意味で、磁化安定層と転移層との間に強磁性層を設けることにより、転移層の磁化方向を制御できることが示された。

【0042】さらに続いて、サンプル4において、測定温度範囲が4Kから370KにてRhの測定を行った結果、ヒステリシスの表れる温度は、およそ22K以下であった。ここで、素子の温度を23Kに保ち、その電荷注入効果について調べた。

【0043】CoFe層はPtMn層の付与による磁氣的結合により、その磁化方向は一方向性を付与したPtMnの方向と一致しているのが確認され、CoFe層は固定層として働くことがわかる。また、MnAs層は強磁性を有し、形状異方性により磁化の一軸方向性を付与されている。ホールキャリア注入で引き起こされるInMnAs層の強磁性誘起にともない、その磁化方向は、固定層であるCoFe層の磁化方向と平行で、互いに強磁性的に磁氣的結合し、さらに、MnAs層の磁化方向もInMnAs層との磁氣的結合のため、磁化方向を平行にそろえることがわかった。ここで、転移層の常磁性から強磁性へのキャリア注入による磁性状態転移により、自由磁性層の磁化方向を一方向に向けることができることが示された。

【0044】サンプル5もサンプル1と同様な膜構成を有し、GaMnAsの強磁性誘起と共に、その磁化方向はPtMnとの磁性結合により、その一軸方向性を持つように制御できることが得られている。

【0045】測定温度範囲が4Kから370KにてRhの測定を行った結果、ヒステリシスの表れる温度は、およそ110K以下であった。ここで、素子の温度を115Kに保ち、その電荷注入効果について調べた。CoFe層はPtMn層の付与による磁氣的結合により、その磁化方向は一方向性を付与したPtMnの方向と一致しているのが確認され、CoFe層は固定層として働くことがわかる。ホールキャリア注入で引き起こされるGaMnAs層の強磁性誘起にともない、その磁化方向は、固定層であるCoFe層の磁化方向と平行で、互いに強磁性的に磁氣的結合し、ここで、転移層の常磁性から強磁性へのキャリア注入による磁性状態転移にともなって、転移層の磁化方向を一軸方向に向けることができることが示された。

【0046】その他、表1の様な膜構成において、同様の効果を確認した。

【0047】

【表1】

	試料構成
1	GaAs(001)基板/MnAs(10)/InMnAs(8)/CoFe(5)/PtMn(20)/AlO(25)/Ta(3)/Cu(100)/Ta(25)
2	GaAs(001)基板/MnAs(10)/GaMnAs(8)/CoFe(5)/PtMn(20)/AlO(25)/Ta(3)/Cu(100)/Ta(25)
3	GaAs(001)基板/GaMn(10)/GaMnAs(8)/CoFe(5)/PtMn(20)/AlO(10)/Ta(3)/Cu(100)/Ta(25)
4	GaAs(001)基板/MnSbAs(100)/MnAs(10)/InMnAs(8)/CoFe(5)/PtMn(20)/AlO(50)/Ta(3)/Cu(100)/Ta(25)

【0048】(実施例2) 多元スパッタ法およびパルス

レーザー堆積法および電子ビーム蒸着法およびプラズマ

CVD法を用いて以下のサンプルを作製した。なお、これらの装置間の切り替えは、可能な限り、真空中搬送路を経由しており、できるだけ、大気暴露を避けて行った。

【0049】サンプル1

Sapphire (0001) 基板/MnFeZnO(20)/CoFe(5)/PtMn(20)/AlO(d)/Ta(3)/Cu(100)/Ta(25)

サンプル2

ScAlMgO₄ (0001) 基板/ZnO/MgZnO(d)/NiO(70)/NiZnO(20)/MnFeZnO(20)/NiFe(50)/Ta(3)/Cu(100)/Ta(25)

サンプル3

glass基板/Ta(100)/SiN(d)/CoZnO(5)/MnZnO(20)/CoFe(5)/NiFe(2)/Ru(0.7)/NiFe(5)/Ta(3)/Cu(100)/Ta(25)

サンプル4

glass基板/ITO(100)/Al₂O₃(d)/CoZnO(20)/CoFe(5)/NiFe(2)/Ru(0.7)/NiFe(5)/Ta(3)/Cu(100)/Ta(25)

(単位はnm)

サンプル1のSapphire基板上のMnFeZnO層あるいはMnZnO層あるいはNiZnO層は450度から650度の基板温度にて作成されている。これらの膜の作成にはパルスレーザー堆積法を用い、酸素分圧 1×10^{-1} Torr (1 Torr = 133.322 Pa) にて行った。PtMn層やTa、Cuなどは室温下でスパッタ法にて作成した。MnFeZnO層はMn_{0.1}Fe_{0.15}Zn_{0.75}Oにて、MnZnO層はMn_{0.25}Zn_{0.75}Oにて、NiZnO層はNi_{0.25}Zn_{0.75}Oにて作成された。

【0050】その上にCoFe、PtMn、Alを堆積した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。ここでは、dの値を0.3から500nmの範囲で変化させて作成を行った。なお、100nm以上の厚みの場合には、Al₂O₃をスパッタにより堆積する方法を採った。また、500nm以上については、主として、ポリイミドのような有機膜などの他の絶縁体を用いて素子を作成した。さらにその上にTa(3)/Cu(50)/Ta(25)を形成後、フォトリソグラフィック的な手法により微細加工し、280℃、5kOe磁場中で熱処理し、PtMnに方向異方性を付与した。

【0051】ここで加工したサンプルのうち、電圧印可部のサイズはおおよそ1.5μm×3μmの領域である。

【0052】サンプル1において測定温度範囲が4Kから370KにてR_hの測定を行った結果、おおよそ280K以下においてヒステリシスが表れている。そこで室温(290K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では常磁性を表す磁場特性を示している。負の電圧印可(0~-200V)によっては低バイアス下では常磁性あるいは高バイアス下では反強磁性を示唆する特性しか示さないが、正の電圧印可(0~150V)によって強磁性特性を有する特性を示した。このことは、転移層に電子キャリアを注入することにより強磁性誘起されたことと考えられる。サン

プル1では強磁性誘起は約10Vで発現し、約120Vにて最大のホール抵抗変化を示し、飽和の傾向を示した。またその際の磁化方向については、一方向性を付与したPtMnの方向と一致している。このことにより、磁化安定体であるPtMnを強磁性誘起した転移体を接し、両層間の磁氣的結合を利用する事により、転移層の磁化方向を制御できた。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0053】次にサンプル2において、ZnO層に対して格子整合に優れたScAlMgO₄基板を用いて、ZnO層、MgZnO層、NiO層、NiZnO層、MnFeZnO層を450度から650度の基板温度にて作成した。これらの膜の作成にはパルスレーザー堆積法を用い、酸素分圧 1×10^{-1} Torr にて行った。その上のNiFe層などは室温下でスパッタ法にて作成した。ここでMnFeZnO層はMn_{0.1}Fe_{0.15}Zn_{0.75}Oにて、NiZnO層はNi_{0.25}Zn_{0.75}Oにて作成されている。

【0054】サンプル2において測定温度範囲が4Kから370KにてR_hの測定を行った結果、おおよそ250K以下においてヒステリシスが表れている。そこで約260Kの条件下において、素子への電荷注入効果について調べた。ただし、NiZnO層は他の評価によりこの温度条件下では強磁性を有していることが確認されている。また、NiO層は反強磁性を有していることにより、好ましい方向にNiZnO層は磁化固定層として形成されている。電界印可に伴った、NiO層とCu電極層間の伝導を評価した。負の電圧印可(0~-200V)に比べ、正の電圧印可(0~150V)下において伝導性が高くなるのが検出された。このことは電界印可がゼロの状態あるいは負の電圧印可によっては常磁性あるいは反強磁性を示唆する特性しか示さないが、正の電圧印可によって強磁性特性を有する特性を反映したものであると解釈される。つまり、このことは、転移層に電子キャリアを注入することにより強磁性誘起されたことと考えられる。サンプル2では伝導特性変化は約15Vで発現し、約100Vにて最大の変化を示し、その後飽和の傾向を示した。またその際の磁化方向については、一方向性を付与したNiO/NiZnOの方向と一致している。このことにより、磁化安定体であるNiOと強磁性NiZnO層が強磁性誘起された転移体と接し、両層間の磁氣的結合を利用する事により、転移層の磁化方向およびその上のNiFe層の磁化方向を制御できたといえる。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0055】次にサンプル3において、glass基板上にT
a電極体を、その上にプラズマCVD法にてSiNを堆積し、
その後CoZnO層、MnZnO層を450度から650度の基板温度
にて作成した。これらの膜の作成にはパルスレーザー堆
積法を用い、酸素分圧 1×10^{-1} Torrにて行った。その上
のCoFe層、NiFe層などは室温下でスパッタ法にて作成し
た。ここでMnZnO層は $\text{Mn}_{0.25}\text{Zn}_{0.75}\text{O}$ にて、CoZnO層は $\text{Co}_{0.25}\text{Zn}_{0.75}\text{O}$ にて作成されている。

【0056】サンプル3において測定温度範囲が4 Kか
ら370 KにてRhの測定を行った結果、およそ270
K以下においてヒステリシスが表れている。そこで約2
75 Kの条件下において、素子への電荷注入効果につ
いて調べた。ただし、CoZnO層は他の評価によりこの温度
条件下では強磁性を有していることが確認されている。
電界印可に伴った、CoZnO層とCu電極層間の伝導を評価
した。正の電圧印可(0~200 V)に比べ、負の電圧
印可(0~-200 V)下において伝導性が高くなるの
が検出された。このことは電界印可がゼロの状態ある
いは正の電圧印可によっては低バイアス下では常磁性ある
いは高バイアス下では反強磁性を示唆する特性しか示さ
ないが、負の電圧印可によって強磁性特性を有する特性
を反映したものであると解釈される。つまり、このこと
は、転移層であるMnZnO層にホールキャリアを注入する
ことにより強磁性誘起されたことと考えられる。サンプ
ル3では伝導特性変化は約-50 Vで発現し、約-150
Vにて最大の変化を示し、その後飽和の傾向を示した。
またその際の磁化方向については、CoZnO(5)/MnZnO(20)
/CoFe(5)層の磁化方向がいずれも一致しているものと考
えられる。NiFe(2)/Ru(0.7)/NiFe(5)の層はより容易な
磁化回転を促すために付与したものである。なお、電圧
印可によるキャリア注入において、注入効率を向上させ
るには、dは1nmから50nm以下が好ましいが、注入量を
大きくするために、dが大きく、高耐圧が好ましいの
で、50 V以上の印可の場合には、少なくともdは1nm
から1000nmの範囲で構成するのが好ましい。

【0057】次にサンプル4において、glass基板上にI
TO電極体を、その上に電子ビーム蒸着法あるいはスパッ
タ法にて Al_2O_3 を堆積し、その後CoZnO層、MnZnO層を4
50度から650度の基板温度にて作成した。これらの膜の
作成にはパルスレーザー堆積法を用い、酸素分圧 1×10^{-1}
Torrにて行った。その上のCoFe層やNiFe層等は室温下
でスパッタ法にて作成した。ここでMnZnO層は $\text{Mn}_{0.25}\text{Zn}_{0.75}\text{O}$

にて、CoZnO層は $\text{Co}_{0.25}\text{Zn}_{0.75}\text{O}$ にて作成されてい
る。

【0058】サンプル3において測定温度範囲が4 Kか
ら370 KにてRhの測定を行った結果、およそ270
K以下においてヒステリシスが表れている。そこで約2
75 Kの条件下において、素子への電荷注入効果につ
いて調べた。ただし、CoZnO層は他の評価によりこの温度
条件下では強磁性を有していることが確認されている。
電界印可に伴った、CoZnO層とCu電極層間の伝導を評価
した。正の電圧印可(0~200 V)に比べ、負の電圧
印可(0~-200 V)下において伝導性が高くなるの
が検出された。このことは電界印可がゼロの状態ある
いは正の電圧印可によっては常磁性あるいは反強磁性を示
唆する特性しか示さないが、負の電圧印可によって強磁
性特性を有する特性を反映したものであると解釈され
る。つまり、このことは、転移層であるMnZnO層にホー
ルキャリアを注入することにより強磁性誘起されたこと
と考えられる。サンプル3では伝導特性変化は約-50
Vで発現し、約-150 Vにて最大の変化を示し、その
後飽和の傾向を示した。またその際の磁化方向につい
ては、CoZnO(5)/MnZnO(20)/CoFe(5)層の磁化方向が
いずれも一致しているものと考えられる。NiFe(2)/Ru(0.7)/Ni
Fe(5)の層はより容易な磁化回転を促すために付与した
ものである。なお、電圧印可によるキャリア注入におい
て、注入効率を向上させるには、dは1nmから50nm以下
が好ましいが、注入量を大きくするために、dが大きく、
高耐圧が好ましいので、50 V以上の印可の場合には、
少なくともdは1nmから1000nmの範囲で構成するの
が好ましい。

【0059】また、ITO電極をゲートとして形成できた
ことにより、TFT(薄膜トランジスタ)材を用いる部位
にも適用可能であるといえる。このことにより、TFT液
晶のマトリクス部に本発明のような磁化スイッチある
いはそれを用いてさらに構成された磁気メモリを形成す
ることができ、マトリクス画像情報を不揮発である磁性メ
モリ部に蓄えたインスタントオンな画像表示体を構成で
きる。

【0060】その他、表2の様な膜構成において、同様
の効果を確認した。

【0061】

【表2】

試料構成	
1	Sapphire(0001)基板/MnCrZnO(20)/CoFe(5)/PtMn(20)/AlO(50)/Ta(3)/Cu(100)/Ta(25)
2	ScAlMgO ₄ (0001)基板/ZnO/MgZnO(40)/NiO(70)/CoZnO(20)/MnCoZnO(20)/NiFe(50)/Ta(3)/Cu(100)/Ta(25)
3	Glass基板/Ta(100)/SiN(80)/NiZnO(5)/MnZnO(20)/CoFe(5)/NiFe(2)/Ru(0.7)/NiFe(5)/Ta(3)/Cu(100)/Ta(25)
4	Glass基板/ITO(100)/Al ₂ O ₃ (80)/MnCrZnO(20)/CoFe(5)/NiFe(2)/Ru(0.7)/NiFe(5)/Ta(3)/Cu(100)/Ta(25)

【0062】(実施例3)MBE(分子線エピタキシ
ー)法を用いて以下のサンプルを作成した。

【0063】サンプル1

p-GaAs(001)基板/p-GaAs:Be(300)/AlGaAs(20)/Ga

As(20)/GaZnAs(50)/GaMnAs-A(80)/GaMnAs-B(20)/NiFe(10)/CoFe(5)/AlO(1)/CoFe(15)/PtMn(20)/Ta(3)/Cu(100)/Ta(25)

また、

サンプル2

sapphire(0001)基板/Ta(100)/SiN(d)/CoZnO(5)/MnZnO(20)/NiFe(20)/CoFe(5)/AlO(1)/CoFe(5)/Ru(0.7)/CoFe(5)/PtMn(25)/Ta(3)/Cu(100)/Ta(25)

(カッコ内の単位はnm)

サンプル1において、GaAs基板上にてBeドープしたp型GaAs層およびAlGaAs層は約500-700度の基板温度にて作成され、さらにその上のGaAsバッファ層およびGaZnAs層およびGaMnAs-A層およびGaMnAs-B層は約250度の基板温度にて作成されている。Ga_{1-x}Mn_xAsにおいて、GaMnAs-A層はx~0.01にて、GaMnAs-B層はx~0.05にて作成されている。ここでAlGaAs層はAl_{0.2}Ga_{0.8}Asにて、GaZnAs層はGa_{0.98}Zn_{0.02}Asにて作成した。

【0064】その上にNiFe、CoFe、PtMn、Alなどを堆積して構成した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。電極層としてTa(3)/Cu(50)/Ta(25)を形成後、フォトリソグラフィック的な手法により図6のように微細加工し、280℃、5K0e磁場中で熱処理し、PtMnに一方方向異方性を付与した。

【0065】ここで加工したサンプルの素子サイズは(p-GaAs:Be(300)/AlGaAs(20)/GaAs(20)/GaZnAs(50))層部分が3μm×9μm、(GaMnAs-A(80)/GaMnAs-B(20)/NiFe(10))層部分が0.7μm×1.5μm、(CoFe(5)/AlO(1)/CoFe(15)/PtMn(20)/Ta(3)/Cu(100)/Ta(25))層部分が0.2μm×0.35μmである。

【0066】ここで、サンプル1における(NiFe(10)/CoFe(5)/AlO(1)/CoFe(15)/PtMn(20))の部分は、(自由磁性層/トンネル絶縁層/固定磁性層/反強磁性層)の磁気抵抗素子部を構成している。

【0067】測定温度範囲が4Kから370Kにて磁気抵抗素子部の電気特性測定を行った。

【0068】電界印可範囲-600V≦Vg≦600Vにおいて、およそ150K以下の温度範囲にて磁気抵抗効果が確認された。本素子においてGaZnAs層から転移層であるGaMnAs-B層に、GaMnAs-A層を介して電圧印可を行った。この際には、GaMnAs-A層は半絶縁性を有している。電荷印可がゼロの状態(Vg=0)では転移層であるGaMnAs-B層は常磁性であることが他の測定から期待される。また、正の電圧印可によっては常磁性あるいは反強磁性を、負の電圧印可によっては強磁性特性を発現することがこれまでの検討から期待される。実際、負の電圧印可を行った際に磁気抵抗素子部の抵抗と、正の電圧印可を行った際の磁気抵抗素子部の抵抗には差が現れた。このことは、転移層にホールキャリアを注入することにより強磁性誘起

されたため、NiFe層と磁気結合が表れ、固定層である

(CoFe/PtMn)層との磁化方向の相対角に変化が表れたためと解釈される。また、誘起した強磁性は一方方向にわずかに磁化固定された振る舞いを示すことから、GaMnAs-Aは磁化安定層としても働いていることが推察される。

【0069】すなわち、本構成において、(NiFe/CoFe)層を自由磁性層かつメモリー層とし、転移層への電圧印可によって磁化状態をスイッチさせ、メモリー状態を変化させる磁気メモリを構成できることが示された。

【0070】次にサンプル2において、sapphire基板上にてTa電極体を、その上にプラズマCVD法にてSiNを堆積し、その後にCoZnO層、MnZnO層を450度から650度の基板温度にて作成した。これらの膜の作成にはパルスレーザ堆積法を用い、酸素分圧1×10⁻¹Torrにて行った。その上のCoFe層、NiFe層などは室温下でスパッタ法にて作成した。ここでMnZnO層はMn_{0.25}Zn_{0.75}Oにて、CoZnO層はCo_{0.25}Zn_{0.75}Oにて作成されている。また、本実施例においてはsapphire基板を用いたが、glass基板をはじめ、Si基板、Si/熱酸化SiO₂基板、SrTiO₃などの化合物単結晶基板、SiCなどの化合物単結晶基板など、平坦性を有していれば、どのような基板でも本構成を実現できた。

【0071】その上にNiFe、CoFe、PtMn、Alなどを堆積して構成した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。電極層としてTa(3)/Cu(50)/Ta(25)を形成後、フォトリソグラフィック的な手法により図6のように微細加工し、280℃、5K0e磁場中で熱処理し、PtMnに一方方向異方性を付与した。

【0072】ここで加工したサンプルの素子サイズは(Ta(100)/SiN(d)/CoZnO(5))層部分が3μm×9μm、(MnZnO(20)/NiFe(20))層部分が0.7μm×1.5μm、(CoFe(5)/AlO(1)/CoFe(5)/Ru(0.7)/CoFe(5)/PtMn(25)/Ta(3)/Cu(100)/Ta(25))層部分が0.2μm×0.35μmである。

【0073】ここで、サンプル2における(NiFe(20)/CoFe(5)/AlO(1)/CoFe(5)/Ru(0.7)/CoFe(5)/PtMn(25)/Ta(3)/Cu(100)/Ta(25))の部分は、(自由磁性層/トンネル絶縁層/積層フェリ構造による固定磁性層/反強磁性層)の磁気抵抗素子部を構成している。

【0074】測定温度範囲が4Kから370Kにて磁気抵抗素子部の電気特性測定を行った。

【0075】サンプル2

sapphire(0001)基板/Ta(100)/SiN(d)/CoZnO(5)/MnZnO(20)/NiFe(20)/CoFe(5)/AlO(1)/CoFe(5)/Ru(0.7)/CoFe(5)/PtMn(25)/Ta(3)/Cu(100)/Ta(25)

(カッコ内の単位はnm)

電界印可範囲-600V≦Vg≦600Vにおいて、およそ300K以下の温度範囲にて磁気抵抗効果が確認された。電荷印可

がゼロの状態 ($V_g = 0$) では転移層であるMnZnO層は常磁性であることが他の測定から期待される。また、正の電圧印可によっては常磁性あるいは反強磁性を、負の電圧印可によっては強磁性特性を発現することがこれまでの検討から期待される。実際、負の電圧印可を行った際に磁気抵抗素子部の抵抗と、正の電圧印可を行った際の磁気抵抗素子部の抵抗には差が現れた。このことは、転移層にホールキャリアを注入することにより強磁性誘起されたため、(NiFe/CoFe)層と磁気結合が表れ、固定層である(CoFe/Ru/CoFe/PtMn)層のAlO層に接したCoFe層との磁化方向の相対角に変化が表れたためと解釈される。

【0076】すなわち、図9に示す本構成において、(NiFe/CoFe)層を自由磁性層かつメモリ層とし、転移層への電圧印可によって磁化状態をスイッチさせ、メモリ状態を変化させうる磁気メモリを構成できることが示された。

【0077】なお、本実施例では磁気抵抗素子部のトンネルバリアとしてAlO層を用いたが、AlOの代わりにAlN、AlONを用いた構成でも、バイアス依存性の改善と高出力化が達成できた。ここで、AlN、AlONはそれぞれ、Alを成膜後、窒素プラズマ中で窒化、あるいは酸素プラズマ中で酸窒化することで作製した。

【0078】(実施例4) MBE (分子線エピタキシー) 法を用いて以下のサンプルを作成した。

【0079】サンプル1

Sapphire(0001)基板/AlN(20)/GaN(100)/GaMnN(5)/CoFe(5)/PtMn(20)/AlO(50)/Ta(3)/Cu(100)/Ta(25)

サンプル2

Sapphire(0001)基板/GaN(50)/undoped-GaN(100)/i-AlN(50)/GaMnN(5)/CoFe(5)/PtMn(20)/SiO₂(50)/Ta(3)/Cu(100)/Ta(25)

(カッコ内の単位はnm)

サンプル1およびサンプル2において、Sapphire基板上にてバッファ層である(i)-AlN層およびGaN層およびundoped-GaN層は約500~850度の基板温度にて作成され、さらにその上のGaMnN層は約500~850度の基板温度にて作成されている。Ga_{1-x}Mn_xNにおいてx~0.25にて、Ga_{1-x}Mn_xN_{1-y}O_y層はx~0.25、y~0.04にて作成されている。

【0080】その上にCoFe、PtMn、Alなどを堆積して構成した。ここでAlO()の()内の値は、酸化処理前のAlの設計膜厚の合計値を示し、実際にはAlを0.3~0.7nm成膜後、酸素含有雰囲気中で酸化することを繰り返して作製した。電極層としてTa(3)/Cu(50)/Ta(25)を形成後、フォトリソグラフィックな手法により微細加工し、280℃、5kOe磁場中で熱処理し、PtMnに一方異方性を付与した。

【0081】ここで加工したサンプルのうち、電圧印可部のサイズはおよそ1.5μm×3μmの領域である。

【0082】サンプル1において測定温度範囲が4Kから370KにてRhの測定を行った結果、およそ300K以下においてヒステリシスが表れている。そこで室温(295K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では強磁性を表す磁場特性を示している。負の電圧印可(0~-200V)によっては低バイアス下では強磁性特性しか示さないが、正の電圧印可(0~150V)によって常磁性および反強磁性特性を有する特性を示した。このことは、転移層に電子キャリアを注入することにより反強磁性誘起されたことと考えられる。サンプル1では強磁性は約120Vにて消失した。また強磁性の磁化方向については、一方向性を付与したPtMnの方向と一致している。このことにより、磁化安定体であるPtMnを強磁性誘起した転移体を接し、両層間の磁気的結合を利用する事により、転移層の磁化方向を制御できた。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0083】次にサンプル2において測定温度範囲が4Kから370KにてRhの測定を行った結果、およそ300K以下においてヒステリシスが表れている。そこで室温(295K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では常磁性を表す磁場特性を示している。負の電圧印可(0~-200V)によって強磁性特性を示し、正の電圧印可(0~150V)によって反強磁性特性を有する特性を示した。このことは、転移層に電子キャリアを注入することにより反強磁性を、ホールキャリアを注入することによって強磁性を誘起したと考えられる。また強磁性の磁化方向については、一方向性を付与したPtMnの方向と一致している。このことにより、磁化安定体であるPtMnを強磁性誘起した転移体を接し、両層間の磁気的結合を利用する事により、転移層の磁化方向を制御できた。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0084】その他、表3のような膜構成によって同様の効果が確認された。

【0085】

【表3】

試料構成	
1	Sapphire(0001)基板/AlN(20)/GaIn(100)/GaMnN(5)/CoFe(5)/PtMn(20)/AlO(50)/Ta(3)/Cu(100)/Ta(25)
2	6H-SiC(0001)基板 /AlN(40)/GaIn(100)/GaMnN(10)/FePt(5)/CoFe(5)/Ru(0.9)/CoFe(5)/PtMn(20)/AlO(50)/Ta(3)/Cu(100)/Ta(25)
3	Sapphire(0001)基板/GaN(50)/GaIn(100)/AlN(50)/GaMnN(5)/CoFe(5)/PtMn(20)/SiO ₂ (50)/Ta(3)/Cu(100)/Ta(25)
4	Sapphire(0001)基板/GaN(50)/ GaN(100)/AlN(50)/GaMnNO(5)/CoFe(5)/PtMn(20)/SiO ₂ (50)/Ta(3)/Cu(100)/Ta(25)

【0086】（実施例5）多元スパッタ法およびパルスレーザー堆積法および電子ビーム蒸着法を用いて以下のサンプルを作製した。なお、これらの装置間の切り替えは、可能な限り、真空中搬送路を経由しており、できるだけ、大気暴露を避けて行った。

【0087】サンプル1

LaAlO₃ (001) 基板/TiCoO₂-B(20)/TiCoO₂-A(30)/TiO₂(60)/Ta(3)/Cu(100)/Ta(25)

サンプル2

Nd: SrTiO₃ (001) 基板/SrTiO₃(80)/TiCoO₂-A(20)/TiCoO₂-B(30)/NiFe(20)/Ta(3)/Cu(100)/Ta(25)

サンプル3

Nd: SrTiO₃ (001) 基板/SrTiO₃(10)/LaCuO₄(30)/TiCoO₂-A(20)/NiFe(20)/Ta(3)/Cu(100)/Ta(25)

サンプル4

Nd: SrTiO₃ (001) 基板/Mg₂SiO₄(10)/Mg₂MnSiO₄(30)/NiFe(20)/Ta(3)/Cu(100)/Ta(25)

サンプル5

Nd: SrTiO₃ (001) 基板/SrRuO₃(50)/BeAl₂O₄(10)/BeCoAl₂O₄(30)/NiFe(20)/Ta(3)/Cu(100)/Ta(25)

(単位はnm)

サンプル1あるいはサンプル2あるいはサンプル3のLaAlO₃基板上のTiCoO-A層あるいはTiCoO-B層あるいはTiO層、あるいはNd: SrTiO₃基板上のTiCoO-A層あるいはTiCoO-B層、あるいはNd: SrTiO₃基板上のSrTiO層あるいはLaCuO層あるいはTiCoO-A層は、650度から850度の基板温度にて作成されている。これらの膜の作成にはパルスレーザー堆積法を用い、酸素分圧 1×10^{-5} - 1×10^{-6} Torrにて行った。NiFe層やTa、Cuなどは室温下でスパッタ法にて作成した。TiCoO-A層はTi_{0.9}Co_{0.1}Oにて、TiCoO-B層はTi_{0.85}Co_{0.15}Oにて作成された。

【0088】フォトリソグラフィック的な手法により微細加工した。

【0089】ここで加工したサンプルのうち、電圧印可部のサイズはおおよそ $1.5 \mu\text{m} \times 3 \mu\text{m}$ の領域である。

【0090】サンプル1において測定温度範囲が4 Kから370 KにてR_hの測定を行った結果、TiCoO-A層およびTiCoO-B層はそれぞれ、おおよそ280 K、および、おおよそ320 K以下においてヒステリシスが表れることが予想される。そこで室温(290 K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では転移層であるTiCoO-A層は常磁性を表す磁場特性を示している。正の電圧印可(0~200 V)によっ

ては低バイアス下では常磁性あるいは高バイアス下では反強磁性を示唆する特性しか示さないが、負の電圧印可(0~-150 V)によって強磁性特性を有する特性を示した。このことは、転移層にホールキャリアを注入することにより強磁性誘起されたことと考えられる。サンプル1では強磁性誘起は約-40 Vで発現し、約-120 Vにて最大のホール抵抗変化を示し、飽和の傾向を示した。

【0091】また、電圧を約-50 V印可のもと、強磁性を発現した転移層に対して、磁場を0-1 kOe印可すると、約200e程度で磁化方向のスイッチを行うことができた。なお、電圧印可によるキャリア注入において、注入効率を向上させるには、dは1nmから50nm以下が好ましいが、注入量を大きくするために、dが大きく、高耐圧が好ましいので、50 V以上の印可の場合には、少なくともdは1nmから1000nmの範囲で構成するのが好ましい。

【0092】次にサンプル2において、Nd: SrTiO基板を電極体として用い、SrTiO層を介して、転移層であるTiCoO-A層に電荷注入を試みた。

【0093】サンプル2において測定温度範囲が4 Kから370 KにてR_hの測定を行った結果、TiCoO-A層およびTiCoO-B層はそれぞれ、おおよそ280 K、および、おおよそ320 K以下においてヒステリシスが表れることが予想される。そこで室温(290 K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では転移層であるTiCoO-A層は常磁性を表す磁場特性を示している。正の電圧印可(0~200 V)によって低バイアス下では常磁性あるいは高バイアス下では反強磁性を示唆する特性しか示さないが、負の電圧印可(0~-150 V)によって強磁性特性を有する特性を示した。このことは、転移層にホールキャリアを注入することにより強磁性誘起されたことと考えられる。サンプル2では強磁性誘起は約-35 Vで発現し、約-120 Vにて最大のホール抵抗変化を示し、飽和の傾向を示した。

【0094】また、電圧を約-50 V印可のもと、強磁性を発現した転移層に対して、磁場を0-1 kOe印可すると、約200e程度で磁化方向のスイッチを行うことができた。

【0095】続いて、サンプル3において、Nd: SrTiO基板を電極体として用い、絶縁層であるSrTiO層、反強磁性層であるLaCuO₄層を介して、転移層であるTiCoO-A

層に電荷注入を試みた。

【0096】サンプル3において測定温度範囲が4 Kから370 Kにて R_h の測定を行った結果、TiCoO-A層は、およそ280 K以下においてヒステリシスが表れることが予想される。そこで室温(290 K)下において、素子への電荷注入効果について調べた。電界印可がゼロの状態では転移層であるTiCoO-A層は常磁性を表す磁場特性を示している。正の電圧印可(0~200 V)によっては低バイアス下では常磁性あるいは高バイアス下では反強磁性を示唆する特性しか示さないが、負の電圧印可(0~-150 V)によって強磁性特性を有する特性を示した。このことは、転移層にホールキャリアを注入することにより強磁性誘起されたことと考えられる。サンプル3では強磁性誘起は約-3.5 Vで発現し、約-120 Vにて最大のホール抵抗変化を示し、飽和の傾向を示した。TiCoO-A層に接するNiFe層は誘起された磁化と方向を同じくし、転移層のバイアス印可が無くても、NiFe層に磁化方向が記憶される。

【0097】また、電圧を約-50 V印可のもと、強磁性を発現した転移層に対して、磁場を0-1 kOe印可すると、約200e程度で転移層の磁化方向のスイッチを行うことができた。と同時にNiFe層の磁化方向もスイッチされ、バイアスを印可していないときにもNiFe層の磁化は保存されている。

【0098】サンプル4およびサンプル5においても同様の効果が観測された。

【0099】なお、この動作原理は、本発明のすべての形態において成立する。

【0100】(実施例6) 半導体スイッチを構成するCMOS基板上に、図1あるいは図3あるいは図4にて示するような基本構成の磁化スイッチ素子で集積スイッチ素子を作製した。

【0101】素子配列は、 16×16 素子を1ブロックとし、合計8ブロックとした。

【0102】磁化スイッチ素子部としては、Si-CMOS素子基板/TEOS(600)/Ta(100)/SiN(d)/CoZnO(5)/MnZnO(20)/NiFe(20)

(単位はnm)を用いた。

【0103】なお、CMOS素子部と接続するためのTEOS層間コンタクトには、TiNを用いた。

【0104】図10に示すようにA1にて代表される磁化スイッチ部の素子断面積は $0.5 \mu\text{m} \times 0.7 \mu\text{m}$ である。

【0105】なお、ワード線およびビット線などには全て主としてCuを用いた。

【0106】2つの選択された記録線間において電圧 V_g の印可によって磁化状態を変化を制御する。

【0107】あるいは図11にて示したように、2つの選択された記録線による電圧 V_g の印可と同時にセンス線を用いた磁化印可をアシストすることにより磁化状態を変化をより容易に制御する。

【0108】本実施例では更に、

Si-CMOS素子基板/TEOS(600)/Ta(100)/SiN(d)/CoZnO(5)/MnZnO(20)/NiFe(20)/CoFe(5)/AlO(1)/CoFe(5)/Ru(0.7)/CoFe(5)/PtMn(25)/Ta(3)/Cu(100)/Ta(25)

(単位はnm)

の構成にて、磁化スイッチ素子部に磁気抵抗素子部を設けた構造を作成した。本構成の概念図は、図11の様になっている。

【0109】図10にて示すように、記録線1、記録線2にて表されるワード線とビット線間に、書き込む情報に応じて電圧 V_g の印可を行い、同時期にセンス線である上部のCu線に電流誘起磁界を発生させることで、各ブロック毎に1素子ずつに同時に書き込みを行い、8ビット信号をそれぞれの素子の自由磁性層部分にて構成されるメモリー層に記録した。各ブロックで、自由磁性層に記録したメモリ情報は、磁気抵抗素子部の抵抗を検出するビット線-センス線間に電流を流し、同一ビット線上にあるダミー素子との間に生じた電圧を、コンパレータにより比較し、それぞれのビット情報を読みとった。

【0110】また、CMOS基板にて構成されたFET素子および本発明の磁気メモリを図12の様に構成することによってリコンフィギュラブルなメモリ素子を構成できる。

【0111】図12では、メモリ機能を搭載したプログラマブルメモリ、あるいはリコンフィギュラブルメモリ、あるいはFPGAなどに用いられる基本回路の略図を示している。図で、 R_c は、FETのon抵抗で、 $V_o = V_i \times (R_v + R_c) / (R_i + R_v + R_c)$ の関係がある。磁気抵抗素子部の抵抗が互いの磁化が平行なときを R_{vp} とし、反平行なときを R_{vap} とし、反平行の時の抵抗が高いとすると、負荷回路をのゲート電圧を V_g と、磁気抵抗素子の抵抗の関係を $V_g < V_o = V_i \times (R_{vap} + R_c) / (R_i + R_{vap} + R_c)$

$V_g > V_o = V_i \times (R_{vp} + R_c) / (R_i + R_{vp} + R_c)$

のようにすることで、不揮発性リコンフィギュラブルメモリとして用いることができる。

【0112】これは、例えば、負荷回路として、論理回路を用いた場合は不揮発プログラマブル素子として、また、負荷回路を表示回路装置とすれば、静止画像などの不揮発保存に使用でき、これら複数の機能を集積したシステムLSIとして用いることができる。

【0113】尚、図12中で、FETはそれぞれCMOSウェハ上に作製することが可能である。またワード線とビット線は、素子から絶縁された位置に配置することが好ましい。

【0114】

【発明の効果】本発明の磁化スイッチを用いることで、磁性体内の磁化状態を高いエネルギー変換効率で反転する方法と、その好ましいデバイス構成例を提供することができる。本発明により、外部磁場による磁化状態を変化させる磁気デバイス全般のエネルギー消費量を大幅に削減することができる。

【0115】このため、従来の情報通信端末などに使用される光磁気ディスク、ハードディスク、デジタルデータストリーマ（DDS）、デジタルVTR等の磁気記録装置の再生ヘッド、またシリンダーや、自動車などの回転速度検出用の磁気センサー、磁気ランダム・アクセス・メモリ（MRAM）、応力変化、加速度変化などを検知する応力または加速度センサーあるいは熱センサーや化学反応センサー等の特性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の磁化スイッチの基本構成を示す図

【図2】本発明の転移層における磁化状態の電圧依存性を示す図

【図3】本発明の磁化スイッチの基本構成を示す図

【図4】本発明の磁化スイッチの基本構成を示す図

【図5】本発明の磁化スイッチを用いたデバイス構成例を示す図

を示す図

【図6】本発明の磁化スイッチを用いたデバイス構成例における断面概略図

【図7】本発明の磁化スイッチの基本構成を示す図

【図8】本発明の磁化スイッチの基本構成および動作原理を示す図

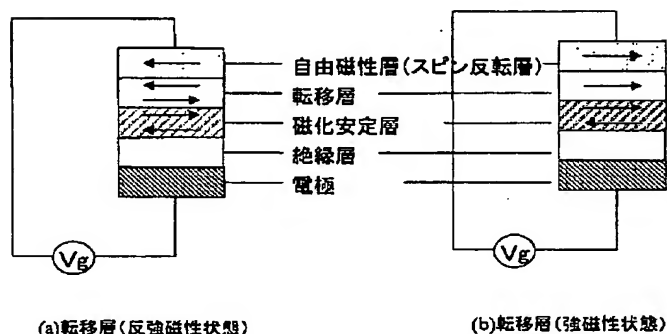
【図9】本発明の磁化スイッチを用いたデバイス構成例を示す図

【図10】本発明の磁化スイッチを用いたメモリ回路構成例を示す図

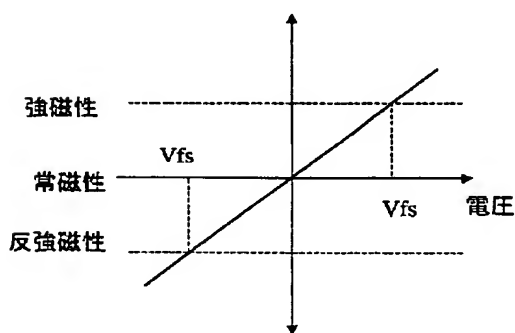
【図11】本発明の磁化スイッチを用いたメモリ素子構成例を示す図

【図12】本発明の磁化スイッチを用いたデバイス構成例を示す図

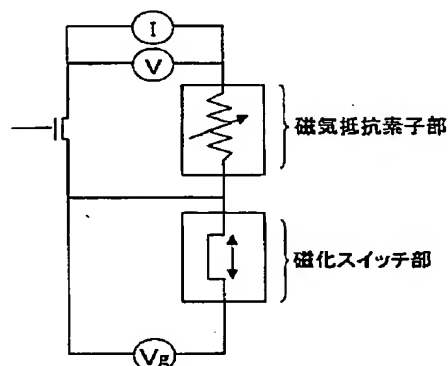
【図1】



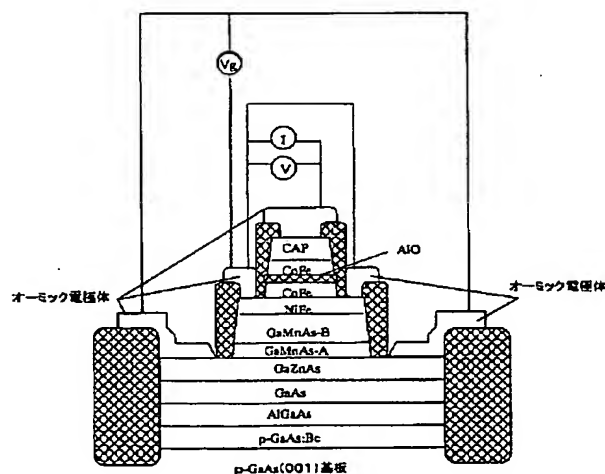
【図2】



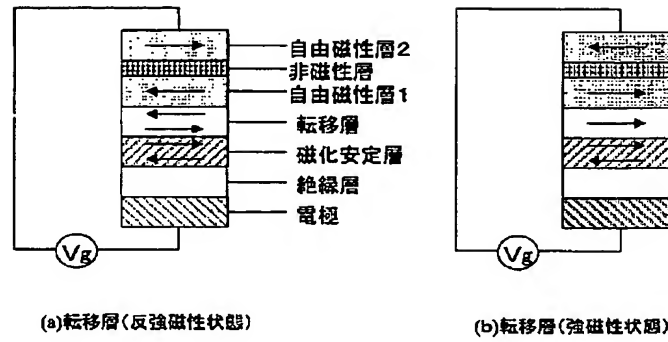
【図5】



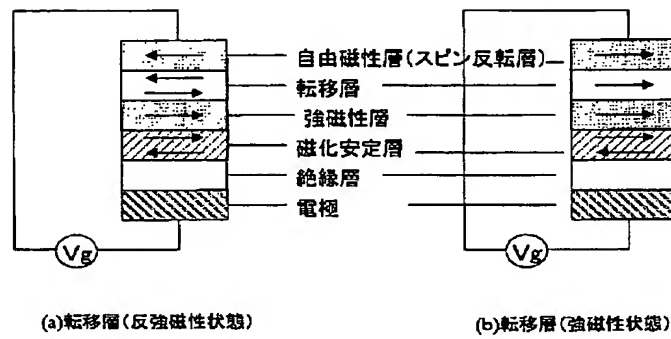
【図6】



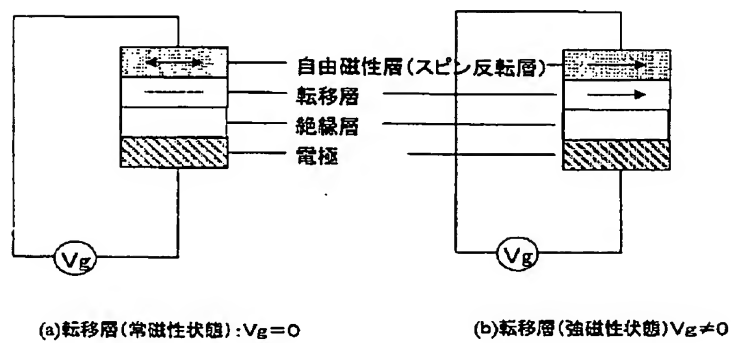
【図3】



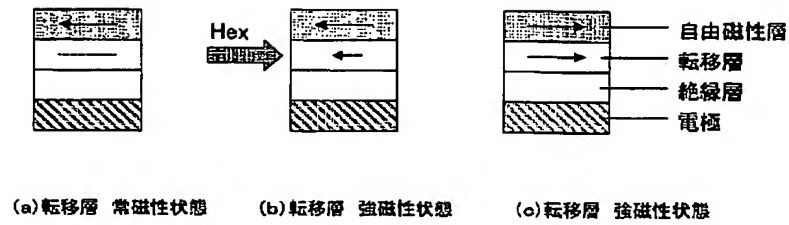
【図4】



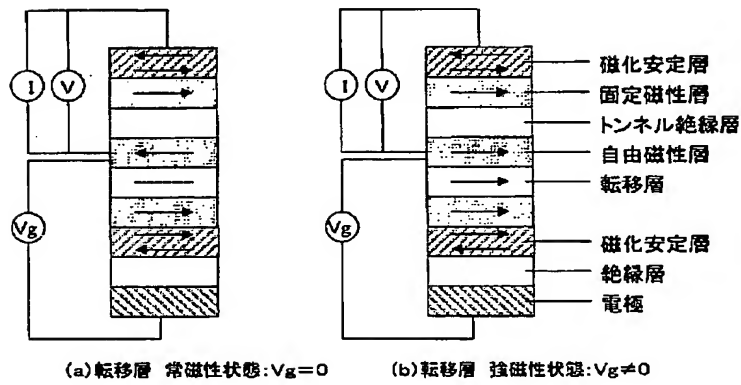
【図7】



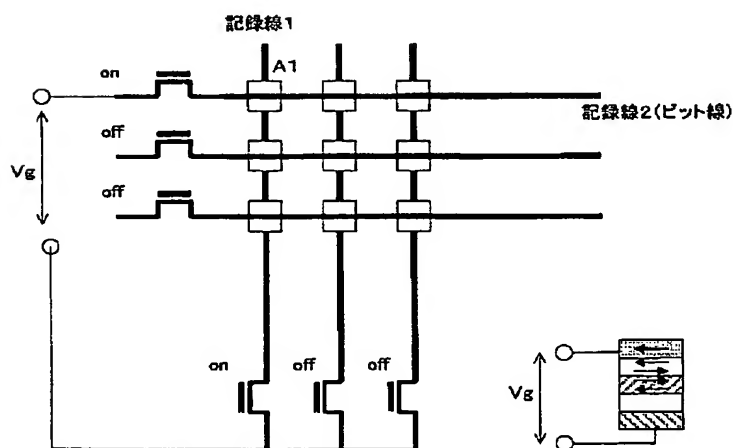
【図 8】



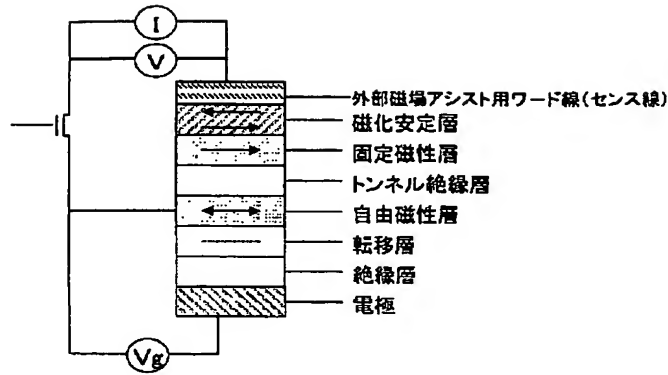
【図 9】



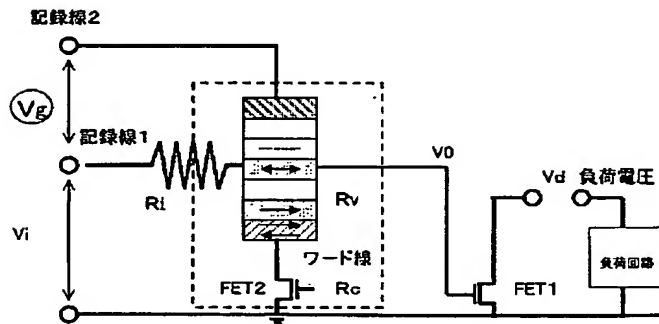
【図 10】



【図11】



【図12】



フロントページの続き

(51) Int. Cl.⁷
H 0 1 L 27/105

識別記号

F I
H 0 1 F 1/00

テーマコード(参考)
A

(72) 発明者 杉田 康成
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 川島 良男
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 小田川 明弘
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 里見 三男
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
Fターム(参考) 5D034 BA03 BA04 BA05 CA08
5E040 CA06 CA11
5E049 AC05 BA06 BA16
5F083 FZ10 GA05 HA02 HA06 JA36
JA37 JA39 JA40 ZA28